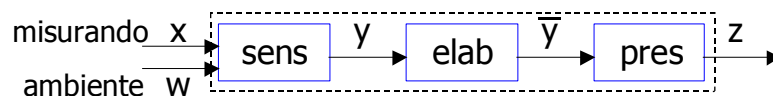


# Architetture dei sistemi di misura

Luca Mari, *Strumentazione Elettronica di Misura*

## Ripartendo dalla struttura funzionale ...



... dove dunque:

- \* sens acquisisce il misurando e in corrispondenza genera un segnale elettrico
- \* elab trasforma il segnale, con finalità sia di condizionamento sia di elaborazione
- \* pres trasduce ulteriormente il segnale per renderlo presentabile

Da un punto di vista architeturale, la versione tradizionale di questo sistema è *di tipo "monolitico"*: i tre sottosistemi sono realizzati fisicamente come componenti inscindibili

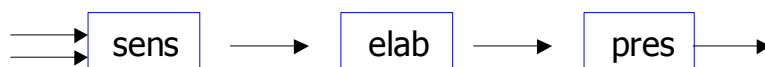
Nota: realizzare operazioni in hw significa utilizzare circuiti / componenti ad hoc ...

Si può prospettare un percorso di differenziazione / diversificazione di questa architettura, essenzialmente finalizzato a renderla più flessibile

## Architetture /1

Architettura 1: i sottosistemi *vengono separati*, per facilitarne la sostituzione

Nota: si pone il problema dell'interfaccia tra sottosistemi

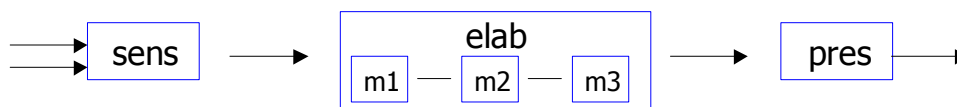


Architettura 2: *si standardizza l'interfaccia* tra sottosistemi, per consentire la scelta tra alternative non proprietarie

Nota: la standardizzazione attiene all'accoppiamento sia meccanico (forma dei connettori, p.es.) sia elettrico (adattamento delle impedenze, p.es.)

Architettura 3: il sottosistema elab *viene modularizzato*, per facilitare la specializzazione dei moduli

Nota: la presenza di più moduli richiede un sistema interno di supervisione



## Architetture /2

Architettura 4: una parte del sottosistema elab viene *realizzata in logica digitale*

Nota: ciò implica l'introduzione di ADC

Architettura 5: alcuni o tutti i moduli digitali del sottosistema elab vengono prodotti impiegando circuiti di tipo Programmable Array Logic / Field Programmable Gate Array o microprocessori, e dunque *caratterizzandone il comportamento mediante programmazione software*

Nota: usare hw digitale o sw invece di hw analogico significa, da un punto di vista funzionale, impiegare algoritmi invece di circuiti ...

### Programmable Array Logic (PAL)

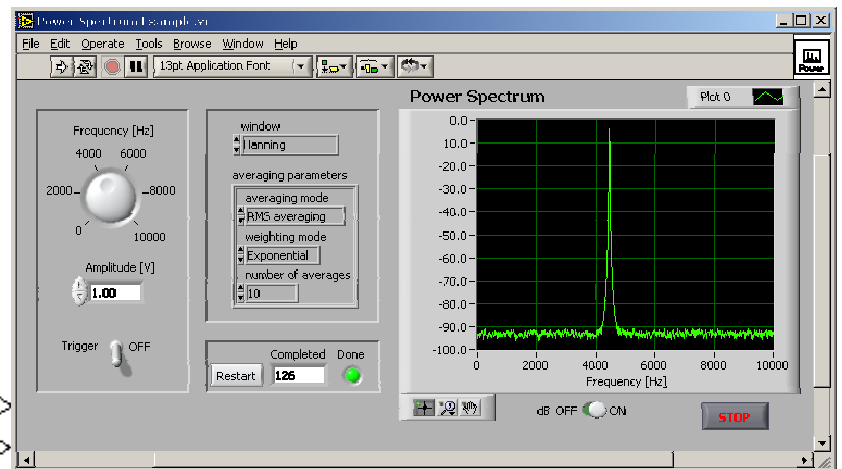
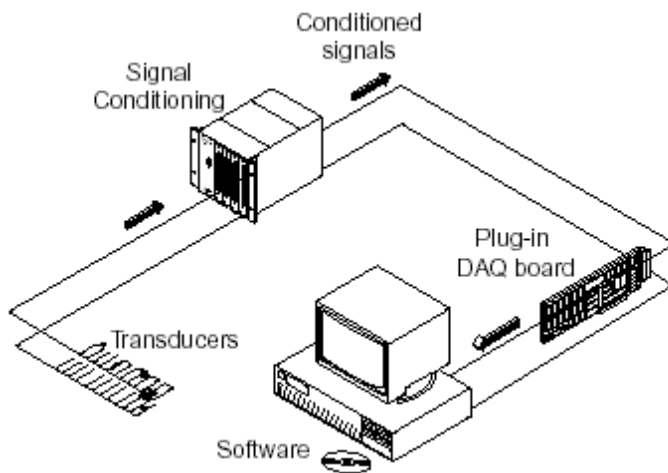
A family of fuse-programmable logic integrated circuits. Combinatorial output functions are modelled in a sum of products form. Each output is a sum (logical or) of a fixed number of products (logical and) of the input signals. This structure is well suited for automatic generation of programming patterns by logic compilers. PAL devices are programmed by blowing the fuses permanently using overvoltage.

### Field Programmable Gate Array (FPGA)

A family of integrated circuits that can be erased and reprogrammed and usually replace a whole set of different PALs. FPGAs contain arrays of flip-flops, and therefore can be used for both combinatorial and sequential logics.

## Architetture /3

Architettura 6: la componente sw si estende e la sua base hw viene standardizzata, fino a impiegare dei PC, per tutte le operazioni di elaborazione in logica digitale e per la presentazione → *strumenti virtuali*



## Alternative ...

Naturalmente per ogni specifica applicazione deve essere valutata quale, tra le 1+6 presentate, è l'architettura da preferire

Per esempio, l'alternativa tra architettura 5 e architettura 6 è tipicamente di contesto: se il sistema deve essere prodotto industrialmente, ed essere economico e di ridotte dimensioni → 5

se il sistema viene impiegato per attività di test e prototipazione allora → 6